## ELECTRIC CIRCUIT DEVICE HAVING PHASE CONTROL CIRCUIT

Patent number:

JP60256227

Publication date:

1985-12-17

Inventor:

ROEROFU FURIIKEN; EDOMONDO DE NIITO:

ARUBERUTO MARIA ARUNORUDO RIEI

Applicant:

PHILIPS NV

Classification;

- international:

H03K5/26; H03L7/08

- енгореап:

H03L7/085; H03L7/089

Application number: JP19850108455 19850522

Priority number(e): NL19840001629 19840522

Also published as:

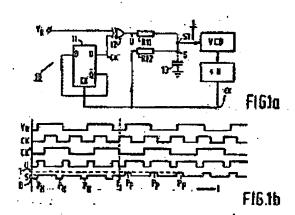
EP0164785 (A. US4689577 (A<sup>-</sup>

NL8401629 (A) EP0164785 (B

Report a data error he

Abstract not available for JP60256227 Abstract of corresponding document: US4689577

In an arrangement comprising a phase control circuit the phase comparator, when receiving input pulses with which the clock pulses are in phase, will produce an output signal having a pulse frequency which is twice the pulse frequency of the input pulses. The ripple on the control-voltage for the oscillator to be controlled resulting therefrom is compensated for by adding to the output signal of the phase detector a signal which is opposite in phase to the output signal. The result is that only frequency- and phase errors produce a ripple (change) on the output signal.



Data supplied from the esp@cenet database - Worldwide

⑩ 日本国特許庁(jP)

の特許出額公開

## 母公開特許公報(A)

昭60 - 256227

Dint Cl.

識別記号

庁内整理番号

母公開 昭和60年(1985)12月17日

H 03 L 7/08 5/26 A-6964-5 J 7259-5 J

審査請求 未請求 発明の数 2 (全8頁)

公発明の名称 位相制御回路を具える電気回路装置

> の特 顧 昭60-108455

**29**HH 願 昭60(1985)5月22日

優先権主張

❷1984年 5 月 22日 ❷オラング(NL) ᡚ8401629

砂発 明 者

ロエロフ・フリーケン

オランダ国5621 ペーアー アインドーフェン フルーネ

ヴアウツウエツハ1

を 明

砂田

顧 人

オランダ国5621 ペーアー アインドーフェン フルーネ ヴアウツウエツハ1

オランダ国5621 ベーアー アインドーフェン フルーネ

エヌ・ベー・フイリツ プス・フルーイランベ

ヴァウッウェッハ1

ンフアブリケン

砂化 理 人

升理士 杉村 暁秀 外1名

**最終頁に続く** 

1. 発明の名称 位相制関回路を異える電気回路

## 2.特的額水の戦闘

ゆくとも1つの電圧制御免扱器と位相比数 器とを有する位相制御同路を其たる電気回路 数量であつて、前心の免損数の出力幾子は 弁 配の位相比較器のクロック入力媒子に少くと も間接的に接続されて発振器によって生せし めたクロマクバルスがこのクロシタ入力増子 に供給されるようになつており、前配の位相 比製器には入力バルスを受ける他の入力強子 が設けられており、毎圧劇御兇遊器に対する 制御信号が前記の位相比較器により前記のタ ロウクベルスおよび入力パルスから形成され るようになつている地気回路癌症において、 前尾の位相比較器が日迎フリップフロップと、 パルス選逐番子と、排他的ORゲートとを其 えており、前辺のパルス運送無子の退産時間 はチロック周期の約半分に奪して、前庭辞色

的ロRゲートの第1および第1人力協手は削 配ペルス建筑署子の出力婦子および前記D別 フリップフロップの形力匈子にそれぞれ接続 されており、クロツクベルスはD型フリップ フロップのクロック入力媒子に食給され、入 カベルスは前蛇バルス選託業子とD殻フリッ プマロマブのD入力処子との没方に供給され、 即配餅他的ORゲートの出力端子は合成回転 胸の1つの入力強于に恩説され、この会成別 **路期はその、色の1つの入力増子でクロッタパ** ルスを受けて第1 および部3 出力信号を形成 し、これら毎1および信息出力官員の過程値 はクロツクパルスと入力パルスとが問相であ る場合にそれぞれ反対であり、クロファベル スが入力パルスに対して遊んでいるか成いは 遅れている場合には前島の食18よび拵1山 力を告がそれぞれペルス的に同じ報』および 第 5 執母欲を有するようになつていることを 物徴とする位相闘御国際を長える出気関係も

f 2 1

-121-

( ) )

- 4. 特許請求の範囲第3項に記載の位用制御問 路を見える異気関係観覚において、前記の様 **包的ロスゲートを切り好他的ORゲートとし** た場合に他配の会成協路額が第3排他的OR ゲートと反転ゲートとを異えており、群る排 他的ORゲートの入力簿子は基1排他的OR ゲートの出力烙子に搭続され、第8排他的 ORゲートの他の1つの入力関子がクロック パルスを受け、これらグロウタパルスは反転 ゲートにも供給され、増りおよび第8出力官 号が据る排售的 O R ゲートおよび反転ゲート の川力強手に得られるようになつていること を告答とする位付制御回数を見える異気回路
- 4 特許請求の報酬部1項に記載の位相制御回 既を其える重気回路被視において、前起の合 · 区国路網が反転 A N D ゲートと、他の A N D グートと、反駁ゲートとを具えており、これ 5 g つの ANDゲートの第1入力塩子が削船 の排他的ORゲートの出力強子に提続されて

ていることを特殊とする依相顧問回路を見え る獣気短路を置る

- 4. 特許胡求の韓田省1~4吋のいずれか1つ に影教の位和訓御国際を実える選集団路を選 において、前記の英工および第3出力信号が 2 つの低抗を蘇て、脳関菌弁が得られる複雑 点に供給されるようになつていることを始故 とする位相制御回路を其える選気回路頻繁。
- 4. 特許餅水の範囲部3または4項に記載の位 相翻翻脚路を其える電気超路短端において、 前島の第1 および第8 出力信号によりそれぞ れ第1および第3世流及が閉鎖され、韶副官 圧が持られるコンデンサをそれぞれ充出およ び放出させるようになつていることを行致と する位相調御回路を兵える電気飼路設置。
- やくとも1つの電圧動御発銀器と位格比較 器とを有する位相翻御園路を具える宝魚園路 建製であって、前起の希接器の出力均子は前 尼の位相比較都のタマック入力娘子に少くと も脚が的に確認されて発掘者によって生ぜし

. 5 :

おり、前館の反転18Dゲートおよび前配の A N D ゲートの第三入力塩子がそれぞれ直接 および前点の反転ゲートを続てクロックペル スを受け、前的の第1および留る出力質をが 前配の反転1NDゲートおよび前配のAND ゲートの出力強子に得られるようになつてい ることを特徴とする你相制砌刻的を見える世 包围路等着。

4. 特許智求の範囲第)型に記載の位が制御団 路を其える塩気回路部費において、耐紀の点 英国路額が反転AND.ゲートと、反乗OBゲ ートと、反転ゲートとを終え、前途の鋳態的 ORゲートの出力強子が前記の反転ANDゲ ートおよび反転ORゲートの1つの入力処子 にそれぞれ選擇および併起の反駁ゲートを終 て符載されており、反驳ANDゲートお上び 反帳 O R ゲートの他の1 つの入力増子がッロ マクパルスを受け、前島の着1および群2円 力信号が印配の反驳ANDゲートおよび反駁 0 8 ゲートの出力烙子に得られるようになっ

f 4 i

ぬたクロックベルスがこのクロマク入力増子 に供給されるようになつており、前私の位相 比权時には入力ペルスを受ける他の入力端子 が設けられており、毎氏制御発送算に対する 制御信号が前記の信相比較者により測配の? ロックパルスおよび入力パルスから形成され、 この制御自号は電圧制御角根群の同識が正し い駅に一定世圧であり、入力パルスが損期的 な規則信号を構成している国気国路装置にお いて、前記の位相比較量がD段フリップフロ ップと排他的ORゲートとを具えており、前 紀り 型フリップフロップのタロッグ 人力似子に クロックペルスが供給され、このD耙フリッ アファップの出力増子は反駁出力信号なん対 してコ入力増生に、出力自会なに対して前出 の訴訟的ORゲートの第1入力増子に砂板さ れ、この終処的ORゲートの第8入力端子は 入力ペルスを受け、この終他的ORゲートの 出力.始于およびクロックペルスに対する入力 囃子にそれぞれ第1 および第8 出力資格が得

-122-

られ、これら終1 お上び裾1 出力値号の機能 毎はクロックパルスと入力パルスとが同相で ある場合に収封であり、クロックバルスが人 カパルスに対して進んでいるか或いは遅れて いる場合にこれらおりおよびおる田力信号が それぞれパルス的に博じ帳1および第8角型: 似を分するようになつていることを特殊とす る位相創舞団路を其える電気回路管理。

- 特許研究の範囲第1項に配慮の位相報知識 路を呉える電気回路殺費において、助給の裁 18よび第8出力値長が8つの抵抗を発て、 顕微度者が得られる複数点に保給されるよう になつていることを物像とする位相期御経路 を其える地気原防筋型。

## 8. 免明の詳細な脱明

本苑明は、中くとも1つのは圧倒御免扱器と位 相比較器とを有する位相制鍵的所を其える電気原 防候似であって、 静訳の免担者の山力増子は前む の位析比較器のクロック入力増子にゆくとも間接 的に役就されて犯役がしよつて生ぜしめたクロッ

本角別は、少くとも1つの単氏制御希根袋とな 相比較器とを有する位相制御団路を共える電気団 路便賀であつて、前町の発街祭の出力端子は前局 の位相比収費のクロック入力強手にゆくとも問格 的に格証されて発掘器によって生ぜしぬだりロッ クベルスがこのクロック入力端子に供給されるよ うになっており、前側の位相比較弱には人力パル スを受ける他の入力如子がおけられており、世圧 似神染面容に対する制御は冬が散配の位用比較器 により自己のクロックパルスおよび入力パルスか ら形成されるようになっている変気歯路無償にお いて、前記の位相比較者がD個フリップフロップ と、パルス避免量子と、排他的ORゲートとを具 えており、如形のベルス選延業子の選延時間は? ロック時期の約半分に考しく、前配排配的 D R ゲ -- トの割1ちよび終ま人力爆子は助説パルス減塩 年子の出力導子 および前記 D 型フリップフロッツ の出力強于にそれぞれ機能されており、クロック パルスはD母マリツアファップのクロツク入力線 子に供給され、入力ベルスは前眼ベルス連絡電子

( 9 )

クパルスがこのクロック入力雄子に供給されるよ うになつており、前島の位相比較優には入力パル スを受ける他の入力強子が設けられており、電圧 制御発展器に対する制御は骨が割配の位制比較器 により前記のクロツタパルスおよび入力パルスか ら形成されるようになつている電気回路管理に関 するものである。

このような権权国際報は1988年8月88 日に公告された英国特許出願第 8,0 8 9,6 0 1 条 明和書に記載されており既知である。この英国外 許出題明都者に説示されている私気通路を置はそ の特徴上、たとネクロックは目と受信すべきゲー タ暦号とが同根であつてもりプルの無い直旋電圧 を糸ぜしめることができない。 従つて、収益地配 信号により制御される発型器はある程度の不所食 なドッフトを呈する協波数を生じる。

本発明の目的は、クロック信号とデータ信号と が何形である場合にリアルのほい制御選手を生じ る位相制御俗路を其える地気国路装置を提供せん とするにある。

181

とり迎フリップクロップのD入力増予との反为に 供給され、肉配餅他的ORヤートの出力強子は今 正眞舒展の1つの入力端子に接続され、この合成 回路網はその、他の1つの入力増子でクロックバ ルスを受けて第18よび第8出力也をを形成し、 これら新18よび年8出力百号の益理仪はクロッ クバルスと入力パルスとが同相である場合にそれ ぞれ反対であり、チャックパルスが入力ペルスに 対して進んでいるか呟いは遅れている場合には削 記の第1台よび毎8出力信令がそれぞれパルス的 に同じ第18よび第2輪離値を有するようになっ ていることを特徴とする。

本角明の複気経路製御によれば、(クロック観 **御されない1ペルス選送 ボチキ、D型フリッツフ** ロップや、排館的ORゲートや、合成回路劇のよ うな関単な子食により、クロツクペルスと入力パ ルス ( これら入力パルスは必ずしも規則的な問期 とする必要はない!とが同用である場合に流流は 圧を生じる位相比較器を構成し、この直流選託は クロッタバルスと入力パルスとが位相外れ状態に

-123-

(10 :

るる場合に触次のクロッタ周期中ステップ状に膨 化するようになつている。

入力パルスが規場的な規則にそを形成している本名明による近気間路砂度の他の何では、仲間比較ながり収フリップフロップと排他的ORゲートとを其えており、割配り超フリップフロップのクロック人力増子にクロックバルスが供給され、このD税フリップフロップの出力機子は反転出力に考

. 11 ,

群10のタロックパルス入力解子に供給される。 この比較器10は前配のクロックパルスGKを受 けるD根フリップフロップ11を省し、その反駁 出力強于ではクロックパルスCEのパルス協変数 の半分に等しいパルス陶波数のパルス列OKギを 生ぜしめる為にD入力強子に形従されている。』 ロックバルス O K およびこれから 取出される ベル スダのよべは称りも固に示されている。D位ノリ ップフロップ11の出力選子Qは排他的ORゲー トンスの考り人力始于に接続され、この鉄他的 0 まゲートの 第2入力増予には抵抗的な海期間号 を形成する入力ペルス VB が供給される。これらの 入力バルスにより免扱費VOOは所見退放数およ び所望位都に関駁され、この状態に趋待される。 終版的 O R ゲート I S の出力符号 U は 3 つの 状酸 に対し時間もの関数として第1D数に示してある。 終時 tg の前は希提路 V O O が遊んでおり(パル スロKが"早やすぎ")、解悶で, 改に免扱器 VOO が遅れている(パルスCEが「選すぎ」。 何号 Vは対称でした,に対して"C"レベルにあり、こ

協画につき本苑明を説明する。

第1 を図は本発明による位相比較為1 0を見える回路設置1 の第1 実態調を示し、この関係報識1 は既知の単圧関御発振器 V O O と分調器 N とを見えており、この分別数 N は 年後数 V O O によって生ぜしめられる発展パトスを受けてこの発展パトスからそれよりも低層 彼のクロックパルスが作用比較を生ぜしめ、これらのクロックパルスが作用比較

( ) 8 ,

のレベルの上に正のビーク\*1 \*が重要されてい る。 信号Uのパルス周波数は入力パルス VR の 2 倍である。従つて、海母ロKを携号けに加えるこ とにより(発生器VCOが向根にある場合に1リ ブルの無い切御単年を発生せしめうる。対示の例 では、3つの他分りおよびORを抵抗の11およ びRlllにたちの抵抗の値は互いに苦しくする のが好ましい)を結で相互形配点31に供給する ことによりこれらの庶母の加賀を行なう。これに より得られるならなを(他をV☆およびひと一般 に)第10份に示す。在号りおよびCRが加賀さ れる粉果、周波数および位相撲長のみが制御電圧 にリプルを生せしめるようになる。(発遊器 VCO が進んでいる場合には、 哲学 5 は、 角銀銭 0 0 および。1、のレベル間の中間の直旋は各レベル と、クロウタベルスOKと何じベルス協設型で論 型値"O"のレベルを有する複数の負パルス Py と を牧気したものから広る。 免退群VOOが避れて いる場合には、位号3は、メアックペルスOKと 同じ周波数で調理館。1 \*のレベルを有する正ペル

-124-

ス Pp が 当性された前別の当該 毎号レベルより 成る。 I ベルス Pp および Pp の 軸は入力ベルス Vg と 電影器 V C O により生せしめられる クロックベルス C K \* および分別 おりにより生せしめられる クロックベルス O K との間の 位相 窓の 似に 依存する こと 明らか である。 適常行なわれている ように、 を経底 S 1 に はコンデンサ 1 3 を経統し、 この 形 級 点 S 1 に おいて 発 損 群 V O O を 断 切する ふ ようにし ) る。

第1 a 図に示す関係部徴はこれに供給される入力パトス VE が規則的な期間はそれのは始われるのが選出に作動する。入力パトスが選別的に周別的でない場合には、本の明を具体化する国際設置をいいない。本の関係に第2 a 図に示すない。 概2 a 記に示すために関することができる。 概2 a 記に示すために対することができる。 概2 a 記に示すこの性が比較器 3 はパトス運動を子2 a と、 D 関フリップフロップ 3 1 と、 第 1 排棄的 0 B ゲート2 5 と、 3 つの(同じ)低抗 R 2 1 および R 2 8

: 15 ;

場合もクロッチベルスと入力ベルスとが同伯であれば、間間信号 B。は過理値 "0" および"1"のレベル間の中間にある直流電圧より成る。抵抗 アニュ 1 および R S S の抵抗 値の比により 制御信号 S。の直流 電圧レベルを調整しつる。発展器が進んでいる場合には(第 S D B では 関野 t。の前 1、"食"ベルス(扁離値"0"レベル)が 原号 B。の 直流 電圧レベル上に形成される。 発展器が遅れている場合には(第 2 D B では 興野 t。 第 1、"正"ベルス( 品 報 値 "1 "レベル)が 原号 B。 の 密 版 電圧レベル上に形成される。 免 成いは 正 パルスの 値 正 入力 パルス A と クロック パルス O K と の 他 の 位 祖 差に よって 沙定される。

被請で示すように、コンドンサ26を利用のように接続点5に接続し、このコンデンサ36の身体間にほ合と。の時間的平均低が形成され、この平均値により起圧制得免貨器を顧問するようにすることができる。

第 5 5 的は、本発明による国際設置に用いる位 相比較器 8 の一好通阅を示す。この位相比較器 8

とを写する。入力パルス』(第15回参照)はり 起マリップフロップ # 1 の D 人 力端子とベルス選 延業子22とに供給される。この量子32におけ る信令人の選話時間はD型フリップフロップ81 のクロック入力端子に供給されるクロックバルス 0 Kの規則のほぼ半分に与しい。至子 1 2 の出力 店長月およびD型フリップフロップ31の出力は 乗りは前1排位的 D R ゲート S S にほめされ、こ のゲートなるはこれらの何号からは冬ょし気ョウ 歯井照りを形成する。 信号をおよびクロック信号 CKは緋色的ORゲートまると反転ゲートとると より此ら分配四路に供給される。チャック信号 OKはよつのゲート86および86に供給され、 信号」は評価的ORゲートともにのみ供給される。 クロツク信号でスを用いてゲートをもおよび2 5 により生ぜしめられる店号目および OK I 前 2 b 節齢関)は2つの抵抗R21およびR82を終て **役銃点δに供給され、これにより並圧制御免扱数** V C O ( 第 2 A 附には図光セイ ) に対する調剤ド ザS₂(第2 b 謝辞照)が生ぜしぬられる。この

1 18 /

に供給されるべき入力パルス』は必ずしも規模的 な周期官号とする必要はない。位相比較器8はD 型フリップフロップ81と、パルス選送女子82 と、緋他的ORゲート83と、ANDゲート84. 反版ANDゲート85および反版ゲート85を省 する合成国路網とを具えている。 D 趣 フ リップ フ ロ ップ81、遅延数子82および排他的ORゲート 88はこれらに供給されるクロツタベルスGKち 上び入力パルス&と関係に部388円に示す量子と 同じであるね、緋色的ORゲートままの山力取み I(有るb凶性照lもあるb以およびあるほどの **毎日と同じでむる。毎月1はABDゲート8ヵ** および85に供給され、クロツクメルスORは反 秋ゲート 8 5 には直接、 A M D ゲート 8 6 には反 低ゲート&Bを介して体的される。これらのAHD ゲート85お上び84はベルスIお上びOR(虫 たはOKIから毎1出力パルスはおよび毎1出力 パルスL(あるb図お風)をそれぞれ生せしめ、 これらの出力ペルスが2つの(同じ)抵抗R8) およびR82を終て接股点Sに供給され、錯貨区

-125-

1111

第4 智は88 部の仮相比較遅ら用いるべき合成回路朝の他の実施別を示す。この合成回路朝4は年 年 1 および U K ( 部 8 B および 8 B 部 参照 ) を受け、また 8 つの反転ゲート 4 4 , 4 5 および 4 6 を有する。クロックパルスC K は反転 A B D

. 19 1

の一貫および期連のパルスを示すの凶、

第8 まおよび 2 b 好は、本税明による国路段別の他の例ねよび段迷のベルスを示す級的、

第38888888888日間は、本免明による回路殺量の単に他の何なよび関連のベルスを示す破断。

新 4 数は、新 8 a 函の変形例を示す回路例である。

1 … 國路經歷

8,8 …位相比较器

4 …合成回路翻

10 … 位相比較器

11.51.81 -- 5 位フリップフロップ

12.33,84.88 … 排他的ORゲート

88,88 …パルス選逐学子

25,20,40 …反転サート

84 ... A H D # - +

88,44 …反転AFDゲート

48 …反俣0 B ゲート

VCO … 电压制钢系型器

片…分間器

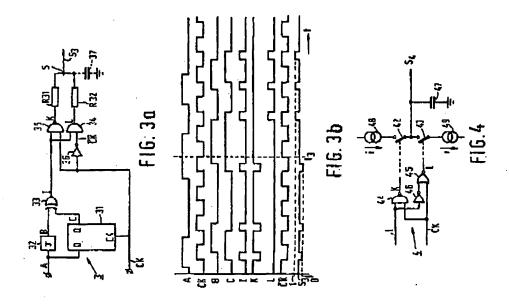
B11,B18.R81,R88,R81,R88 ... 维抗

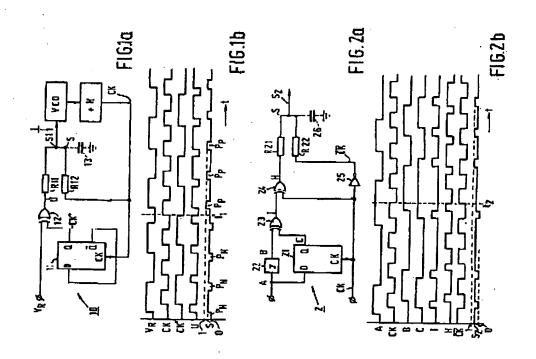
.ゲート44と反転ORゲート48とに供給される。 算号】は反転 A M D ゲート 5 6 に 准倍、反転 O R ゲート66には反転ゲート66を逆で供給される。 ゲート&トおよび46は倒来信仰ⅠおよびGKか 5 第 1 出力は号 4 および第 2 出力信号 1 をそれぞ れ生ぜしめる。これらの出力信告は節8ヵおよび、 8 b 図の出力包号とおよびしと同じである。従つ て、第4数の商品におよびこを報える歯と関係に 今成して制御信号を形成することができる。しか しちも即には、は分とおよびしにむける(\* 金\* および"正"リバルスによりスイッチも 8 および 4 8 もでれぞれ前悔するようにした食材何を分し てある。コンデンサも7は電流放48成いは48 により供給される電流1によりスイッチ48症い はもるを経て充电収いは放電される。このロング ンサイクの強子間に形成される創御調号84 も前 8 b 図に示す制御信号 Saの財間的平均信件であ

4.図面の簡単な説明

. . .

-126-





第1頁の読き

**砂発明者** 

アルベルト・マリア・ オランダ国5621 ベーアー アインドーフェン フルーネ アルノルド・リエイク ヴアウツウェツハ 1